

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 2002353605
PUBLICATION DATE : 22-11-02

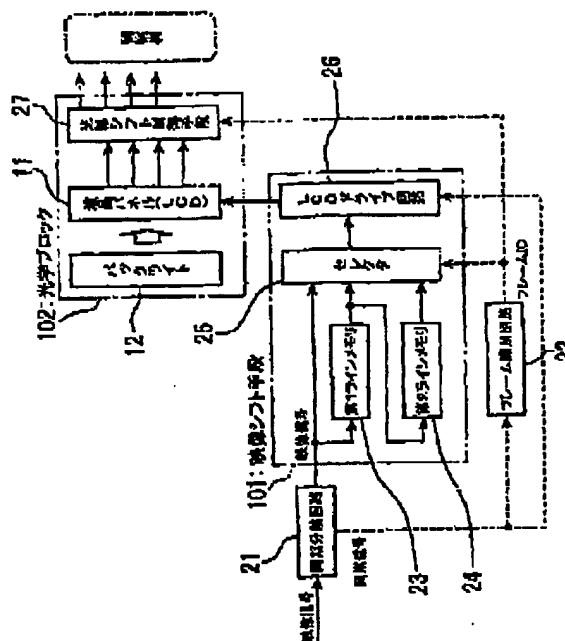
APPLICATION DATE : 11-05-01
APPLICATION NUMBER : 2001140867

APPLICANT : OLYMPUS OPTICAL CO LTD;

INVENTOR : KAWASAKI TETSUYA;

INT.CL. : G02F 1/133 G02F 1/13 G09F 9/00
G09G 3/20 G09G 3/36 H04N 5/66

TITLE : DISPLAY DEVICE



ABSTRACT : PROBLEM TO BE SOLVED: To provide a display device which makes defective pixels inconspicuous.

SOLUTION: The display device has an LCD 11, an optical axis shift control means 27 which selectively shifts the optical axis of the video on the LCD, and a video shift means 101 which selectively shifts the video displayed on the LCD synchronizing with operation of the optical axis shift control means. In this display device, the video shift means consists of a 1st line memory 23 which delays the video signal from a synchronizing separator circuit 21 by one line, a 2nd line memory 24 which further delays the video signal delayed by this line memory 23 by one line, and a selector 25 which selectively outputs the video signals from the synchronizing separator circuit, the 1st line memory, and the 2nd line memory to an LCD drive circuit 26 on the basis of frame ID. The shift of the optical axis shift control means and the shift of the video shift means are canceled each other, information from three pixels which adjoin each other in a vertical direction on the LCD is displayed by time sharing on one point, and an influence of the defective pixel is dispersed.

COPYRIGHT: (C)2003,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-333605
(P2002-333605A)

(43) 公開日 平成14年11月22日 (2002.11.22)

(51) Int. Cl. ⁷	識別番号	P I	ナコード (参考)
G 0 2 F 1/183	5 5 0	C 0 2 F 1/138	5 5 0 2 H 0 8 8
1/13	5 0 5	1/13	5 0 5 2 H 0 9 3
G 0 9 F 9/00	3 1 3	C 0 9 F 9/00	3 1 3 5 C 0 0 6
G 0 9 G 3/20	6 2 1	G 0 9 G 3/20	6 2 1 J 5 C 0 5 8
	6 7 0		6 7 0 A 5 C 0 8 0

審査請求 未請求 請求項の致2 O L (全 7 頁) 最終頁に続く

(21) 出願番号 特願2001-140867 (P2001-140867)

(22) 出願日 平成13年5月11日 (2001.5.11)

(71) 出願人 00000376

オリンパス光学工業株式会社

東京都渋谷区幡ヶ谷2丁目43番2号

(72) 発明者 川崎 智哉

東京都渋谷区幡ヶ谷2丁目43番2号 オリ

ンパス光学工業株式会社内

(74) 代理人 10008/273

弁護士 越上 健治

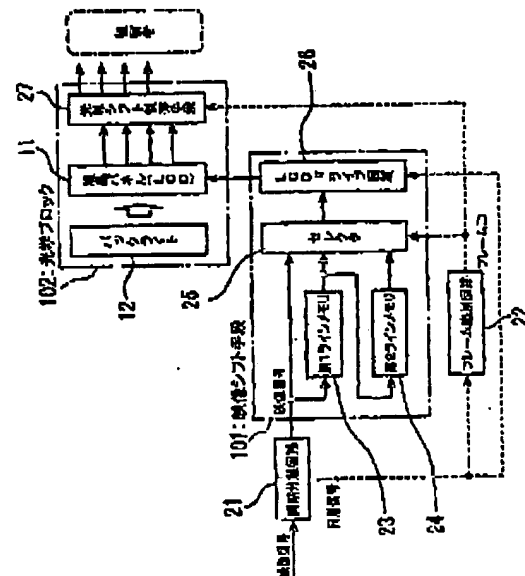
最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 欠陥画素を目立たなくすることの可能な表示装置を提供する。

【解決手段】 LCD11と、該LCD上の映像の光軸を選択的にシフトする光軸シフト制御手段27と、光軸シフト制御手段の動作に同期してLCDに表示する映像を選択的にシフトさせる映像シフト手段101とを有する表示装置において、映像シフト手段を、同期分離回路21からの映像信号を1ライン遅延させる第1のラインメモリ23と、このラインメモリで遅延させた映像信号を更に1ライン遅延させる第2のラインメモリ24と、同期分離回路、第1のラインメモリ及び第2のラインメモリからの映像信号をフレームIDに基づいて選択的にLCDドライバ回路26に出力するセレクタ25とで構成し、光軸シフト制御手段のシフトと映像シフト手段のシフトを打ち消させ、LCD上の垂直方向に隣り合う3つの画素からの情報を1点に時分割で表示させて欠陥画素の影響を分散させる。



(2) 002-333605 (P2002-333605A)

【特許請求の範囲】

【請求項1】 マトリクス状に配列された複数の画素を映像信号により走査して映像を表示する表示素子と、該表示素子上の映像の光軸を選択的にシフトする光軸シフト制御手段と、該光軸シフト制御手段の動作に同期して前記表示素子に表示する映像を選択的にシフトさせる映像シフト手段を有する表示装置において、前記光軸シフト制御手段によるシフト方向と映像シフト手段によるシフト方向とを、それぞれ逆向きにして双方のシフトを打ち消させ、表示素子上の隣接する複数画素の情報を観察映像の一点に時分割で表示させるように構成したことを特徴とする表示装置。

【請求項2】 マトリクス状に配列された複数の画素を映像信号により走査して映像を表示する表示素子と、該表示素子上の映像の光軸を選択的にシフトする光軸シフト制御手段と、該光軸シフト制御手段の動作に同期して前記表示素子に表示する映像を選択的にシフトさせる映像シフト手段を有する表示装置において、前記表示素子を構成する画素から発する光軸のうちの一つが、別の画素から発する光軸のうちの少なくとも一つと同一にできるように構成したことを特徴とする表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、欠陥画素が目立たないように構成した表示装置に関するものである。

【0002】

【従来の技術】表示装置において、例えば、リアプロジェクタや直視型ディスプレイとして用いられる各種液晶表示装置（液晶パネル）は、同一パネル上に数十万〜数百万もの画素が集積化されている。したがって、各画素のスイッチング素子（例えば、薄膜トランジスタやMIM（Metal Insulator Metal）ダイオード）に素子欠陥や配線パターン欠陥が発生すると、これが画面の欠陥として表れ、製品の歩留まりを低下させる。

【0003】このような液晶表示装置における表示画面の欠陥の対策として、従来は、例えばアクティブマトリクス方式のLCD（Liquid Crystal Display）では、各画素毎に複数のスイッチング素子を予め配置しておき、欠陥画素において動作不良を起こしたスイッチング素子をレーザー光照射により切り離して、製品を生き返らせるといった冗長回路方式のトリミングが方法が知られている。

【0004】また、特開平10-62734号公報に開示されているように、欠陥画素にレーザー光を照射して制御性よく光透過率等を補正し、欠陥画素を目立たなくする方法も提案されている。

【0005】

【発明が解決しようとする課題】しかしながら、従来提案のいずれの方法も、欠陥画素を特定する手間や、レーザー光を照射するための特殊な装置が必要となるため、

欠陥画素の補正にコストがかかる。そのため、液晶パネルを量産しているメーカーでは独自に品質基準を設け、欠陥画素数が規定以下であれば良品として出荷することが一般的に行われている。

【0006】本発明は、従来の欠陥画素補正方法における上記問題点を解消するためになされたもので、欠陥画素を特定する手間や特殊な装置を必要とせず、欠陥画素が目立ちにくいように構成した表示装置を提供することを目的とする。

【0007】

【課題を解決するための手段】上記問題点を解決するため、請求項1に係る発明は、マトリクス状に配列された複数の画素を映像信号により走査して映像を表示する表示素子と、該表示素子上の映像の光軸を選択的にシフトする光軸シフト制御手段と、該光軸シフト制御手段の動作に同期して前記表示素子に表示する映像を選択的にシフトさせる映像シフト手段を有する表示装置において、前記光軸シフト制御手段によるシフト方向と映像シフト手段によるシフト方向とを、それぞれ逆向きにして双方のシフトを打ち消させ、表示素子上の隣接する複数画素の情報を観察映像の一点に時分割で表示させるように構成したことを特徴とするものである。

【0008】このように構成した表示装置においては、表示素子上に表示される映像の光軸は光軸シフト制御手段により選択的にシフトされ、そのシフト動作に同期した映像シフト手段によって表示素子上に表示される映像が選択的にシフトされるが、光軸シフト制御手段によるシフト方向と映像シフト手段によるシフト方向とを、それぞれ逆向きにして双方のシフトを打ち消させ、表示素子上の隣接する複数画素の情報を観察映像上の一点に時分割で表示させるようにしているため、表示素子を構成する画素に欠陥があっても、他の正常な画素からの情報を光軸シフト制御手段により表示させることができる。すなわち、観察映像上の一点に欠陥画素からの映像が常時固定して表示されることがなくなり、結果として欠陥画素を目立ちにくくすることができる。

【0009】請求項2に係る発明は、マトリクス状に配列された複数の画素を映像信号により走査して映像を表示する表示素子と、該表示素子上の映像の光軸を選択的にシフトする光軸シフト制御手段と、該光軸シフト制御手段の動作に同期して前記表示素子に表示する映像を選択的にシフトさせる映像シフト手段を有する表示装置において、前記表示素子を構成する画素から発する光軸のうちの一つが、別の画素から発する光軸のうちの少なくとも一つと同一にできるように構成したことを特徴とするものである。

【0010】このように構成した表示装置においては、表示素子上に表示される映像の光軸は光軸シフト制御手段により選択的にシフトされ、そのシフト動作に同期した映像シフト手段によって表示素子上に表示される映像

(3) 002-333605 (P2002-333605A)

が選択的にシフトされるが、表示素子を構成する画素から発する光軸のうちの一つを、別の画素から発する光軸のうちの一つと同一になるようにしている。表示素子を構成する画素に欠陥があっても、他の正常な画素からの情報を光軸シフト制御手段により表示させることができる。すなわち、観察映像上の一点に欠陥画素からの映像が常時固定して表示されることがなくなり、結果として欠陥画素を目立ちにくくすることができる。

【0011】

【発明の実施の形態】次に、実施の形態について説明する。図1は、本発明に係る表示装置の第1の実施の形態を示すブロック構成図であるが、説明の都合上、表示素子として正方面素配列の液晶パネル（以下、LCDと称する）11を用い、画面の上から下に順次水平走査することによって映像を表示するものとする。図1において、21は同期分離回路で、該同期分離回路21は図示しない映像再生器からの映像信号を同期信号と映像信号とに分離し、フレーム識別回路22は、分離された同期信号から、順次入力する映像信号のフレームの開始を検出し、各フレームに対する識別子（以下、フレームIDと称する）を出力するようになっている。

【0012】第1のラインメモリ23は、同期分離回路21から入力する映像信号を1ライン遅延させ、第2のラインメモリ24は第1のラインメモリ23で遅延した映像信号を、更に1ライン遅延させる。そして、セレクト25はフレーム識別回路22から出力されるフレームIDに基づき、同期分離回路21、第1のラインメモリ23及び第2のラインメモリ24からの映像信号を選択的に出力するようになっている。

【0013】LCDドライブ回路26は、同期分離回路21から分離された同期信号に基づき、セレクト25から出力される映像信号を用いてLCD11を走査し、映像を表示させる。そして、第1及び第2のラインメモリ23、24、セレクト25及びLCDドライブ回路26で映像シフト手段101を構成している。

【0014】光軸シフト制御手段27は、フレーム識別回路22からのフレームIDに基づき光軸シフトの量を制御するが、セレクト25が同期分離回路21から出力される映像信号を選択した場合はスルー（シフトなし）、第1のラインメモリ23から出力される映像信号を選択した場合は1画素ピッチ分上方に、第2のラインメモリ24から出力される映像信号を選択した場合は、2画素ピッチ分上方にシフトするように制御する。

【0015】次に、上記光軸シフト制御手段27を含む光学ブロック102の構成を図2に基づいて説明する。光学ブロック102は、LCD11の背面側に白色光を発するバックライト12を配置し、LCD11の前面側に前記光軸シフト制御手段27を構成する第1の偏光変換用液晶板13、第1の複屈折板14、第2の偏光変換用液晶板15及び第2の複屈折板16とを順次配置して構成している。

【0016】第1、第2の複屈折板14、16は、一般に、サバール板と呼ばれ、結晶軸が表面に対して45°傾いているもので、入射する偏光が常光であれば、そのまま直進させて射出し、異常光であれば、ずれて射出させるが、そのずれ量はサバール板の厚さで調整することができるようにしている。この実施の形態では、第1、第2の複屈折板14、16の厚さを、ずれ量がそれぞれLCD11の画素ピッチ分となるように設定されている。

【0017】次に、このように構成されている光学ブロックの動作を、図3を参照して説明する。まず例えば、第1の偏光変換用液晶板13への電圧をオフ、第2の偏光変換用液晶板15への電圧をオンにする。この場合、LCD11上での映像は、第1の偏光変換用液晶板13で偏光方向が90°回転されるので、第1、第2の複屈折板14、16をそのまま透過することになる。

【0018】次に、第1の偏光変換用液晶板13への電圧をオン、第2の偏光変換用液晶板15への電圧をオフにする。この場合、LCD11上での映像は、第1の複屈折板14で光軸が1画素ピッチ分（x）上方にシフトして透過し、その後、第2の偏光変換用液晶板15で偏光方向が90°回転されて、第2の複屈折板16をそのまま透過することになる。

【0019】次に、第1、第2の偏光変換用液晶板13、15への電圧をそれぞれオンする。この場合、第1の複屈折板14で光軸が1画素ピッチ分（x）上方にシフトして透過し、第2の複屈折板16で、更に光軸が1画素ピッチ分（x）上方にシフトする。すなわち、LCD11上での表示映像は、全体で2画素ピッチ分（2x）上方にシフトして透過することになる。

【0020】このようにすることで、映像シフト手段101による下方への映像のシフトと、光軸シフト制御手段27による光軸の上方へのシフトが打ち消しあい、観察者による観察映像は常に図4のように、映像シフトや光軸シフトを行わない場合と同様になる。すなわち、第1フレームの映像信号は、ラインメモリを介さず遅延なしでセレクト25から出力され、LCDドライブ回路26の駆動により、LCD11は正方面素配列の第1行目から順に映像信号に対応した表示が行われ、光軸シフト制御手段27ではシフトなしで透過させ、LCD11上の表示のままの映像が観察映像となる。

【0021】第2フレームの映像信号は、第1のラインメモリ23を介して1ライン遅延させられてセレクト25から出力され、LCDドライブ回路26の駆動により、LCD11は正方面素配列の第2行目から順に映像信号に対応した表示、つまり1行分下方へシフトされた表示が行われる。一方、光軸シフト制御手段27では1画素ピッチ分上方へシフトされて透過し、LCD11上の表示を1画素ピッチ分上方へシフトした映像、つまり映像シフト手段101の第1のラインメモリ23による1ラインの遅延が、光軸シフト制御手段27での1画素ピッチ分上方へのシ

(4) 002-333605 (P2002-333605A)

フトによりキャンセルされ、映像シフトや光軸シフトが行われない観察画像となる。

【0022】第3フレームの映像信号は、第1及び第2のラインメモリ23、24を介して2ライン遅延させられてセレクト25から出力され、LCDドライブ回路26の駆動により、LCD11は正方面素配列の第3行目から順に映像信号に対応した表示、つまり2行分下方ヘシフトされた表示が行われる。一方、光軸シフト制御手段27では2画素ピッチ分上方ヘシフトされて通過し、LCD11上の表示を2画素ピッチ分上方ヘシフトした映像、つまり映像シフト手段101の第1及び第2のラインメモリ23、24による2ラインの遅延が、光軸シフト制御手段27での2画素ピッチ分の上方向のシフトによりキャンセルされ、同様に映像シフトや光軸シフトを行わない観察画像となる。

【0023】ここでLCD11に欠陥画素が存在する場合、通常の態様で表示を行う表示装置では、観察映像の一点に常時固定した欠陥が表示されてしまう。特に図5の(A)、(B)に示すように、欠陥画素と背景の輝度の差が大きい場合は、欠陥画素が非常に目立ち見苦しいものとなる。

【0024】これに対し、本実施の形態においては、3フレーム毎に観察映像の一点に、LCD11上の垂直方向に隣り合った3つの画素からの情報が時分割で表示されるため、図6の(A)、(B)に示すように、欠陥画素の影響が垂直方向に分散されて目立ちにくくなる。

【0025】なお、本発明は上記実施の形態にのみ限定されるものではなく、幾多の変形又は変更が可能である。例えば、上記実施の形態では、映像シフトと光軸シフトをそれぞれ2段階としたものを示しているが、それぞれを1段階にすることも、3段階以上にすることも可能である。

【0026】また上記実施の形態では、映像シフトと光軸シフトを、画面に対して垂直方向に行うようにしたものを示しているが、映像シフト手段201を図7に示すような構成にし、光軸シフトの方向を水平走査方向の逆方向に変更することにより、映像を水平方向にシフトさせることもできる。この第2の実施の形態の場合、ラインメモリを回路規模の小さなDFF(D型フリップフロップ)に置き換えられるというメリットがある。

【0027】次に、図7に示す第2の実施の形態における映像シフト手段201の構成について説明する。図7において、第1のDFF41は図示しない同期分離回路から入力する映像信号を1画素レート遅延させる。第2のDFF42は第1のDFF41で遅延した映像信号を、更にもう1画素レート遅延させる。セレクト25はフレームIDに基づき、同期分離回路及び第1のDFF41、第2のDFF42から出力される映像信号を選択的にLCDドライブ回路26に出力する。これにより、映像は水平方向に1画素分又は2画素分シフトすることができるようになる

ため、光学ブロックの光軸シフト制御手段で、映像シフトに同期して逆方向に光軸シフトすれば、図8の(A)、(B)に示すように、欠陥画素の影響を水平方向に分散させることができる。

【0028】次に、第3の実施の形態について説明する。この実施の形態は、図9に示すように、映像シフト手段301を図示のような構成とし、光軸シフトの方向を斜め方向に変更して光軸のシフト量を画素ピッチの1.414倍とすることで、映像を斜め方向にシフトすることもできるようにしたものである。この実施の形態の場合、欠陥画素の影響が、視覚特性的に解像度の低い斜め方向に分散され、画質改善の効果が大きくなる。

【0029】次に、この実施の形態の映像シフト手段301の構成について説明する。図9において、第1のラインメモリ51は図示しない同期分離回路から入力する映像信号を1ライン遅延させ、第2のラインメモリ52は第1のラインメモリ51で遅延した映像信号を更に1ライン遅延させる。第1のDFF53は第1のラインメモリ51で1ライン遅延した映像信号を1画素レート遅延させ、第2のDFF54と第3のDFF55は第1及び第2のラインメモリ51、52で合計2ライン遅延した映像信号を更に合計2画素レート遅延させる。セレクト25はフレームIDに基づき、図示しない同期分離回路からの映像信号と、この映像信号に対して1ライン+1画素レート分遅延させた第1のDFF53の出力、及び2ライン+2画素レート分遅延させた第3のDFF55の出力を、選択的にLCDドライブ回路26に出力する。

【0030】映像シフト手段301を、このように構成することにより、映像は斜め方向にシフトさせることができるようになるため、光学ブロックの光軸シフト制御手段を、映像シフトに同期して逆斜め方向に光軸シフトするように構成すれば、図10の(A)、(B)で示すように、欠陥画素の影響を斜め方向に分散させることができる。

【0031】次に、第4の実施の形態について説明する。この実施の形態は、図11に示すように、映像シフト手段401を図示のような構成とし、光軸シフト制御手段の初段シフトを垂直方向、2段目シフトを水平走査方向のそれぞれ逆方向にすることで、欠陥画素の影響をより広い面積に分散させることができるようにしたものである。すなわち、図11において、ラインメモリ61は図示しない同期分離回路から入力する映像信号を1ライン遅延させ、第1のDFF62は図示しない同期分離回路から入力する映像信号を1画素レート遅延させる。第2のDFF63はラインメモリ61で遅延した映像信号を更に1画素レート遅延させる。セレクト25はフレームIDなどの同期信号に基づき、図示しない同期分離回路からの映像信号と、この映像信号に対して1画素レート分遅延させた第1のDFF62の出力、図示しない同期分離回路からの映像信号を1ライン遅延させたラインメモリ51からの映

(5) 002-333605 (P2002-333605A)

像信号、及びラインメモリ51からの映像信号を更に1画素レート分遅延させた第2のDFF52の出力を選択的にLCDドライ回路26に出力するように構成する。

【0032】映像シフト手段401を、このように構成することにより、映像は垂直及び水平方向にシフトすることができるようになるため、光学ブロックの光軸シフト制御手段を映像シフトに同期して逆方向に光軸シフトするように構成すれば、図12の(A)、(B)で示すように、欠陥画素の影響をより広い範囲に分散させることができる。

【0033】

【発明の効果】以上実施の形態に基づいて説明したように、本発明によれば、光軸シフトと同期して光軸シフトを打ち消すように映像シフトを行い、観察映像の一点に、表示素子を構成する複数の画素からのデータを時分割で表示させるようにしており、また表示素子を構成する画素から発する光軸のうちの一つが、別の画素から発する光軸のうちの少なくとも一つと同一にできるように構成しているので、欠陥画素の影響を分散させて目立ちにくくすることができ、レーザー照射等による修正が不要となり、製品の歩留まりを向上させることができる。

【図面の簡単な説明】

【図1】本発明に係る表示装置の第1の実施の形態を示すブロック構成図である。

【図2】第1の実施の形態における光学ブロックの構成を説明するための図である。

【図3】図2に示した光学ブロックの動作を説明するための図である。

【図4】第1の実施の形態における映像シフトと光軸シフトの関係を示す図である。

【図5】通常の表示装置における欠陥画素の影響を表す表示画面例を示す図である。

【図6】第1の実施の形態における欠陥画素の影響を表

す観察画面例を示す図である。

【図7】本発明の第2の実施の形態における映像シフト手段を示すブロック構成図である。

【図8】第2の実施の形態における欠陥画素の影響を表す観察画面例を示す図である。

【図9】本発明の第3の実施の形態における映像シフト手段を示すブロック構成図である。

【図10】第3の実施の形態における欠陥画素の影響を表す観察画面例を示す図である。

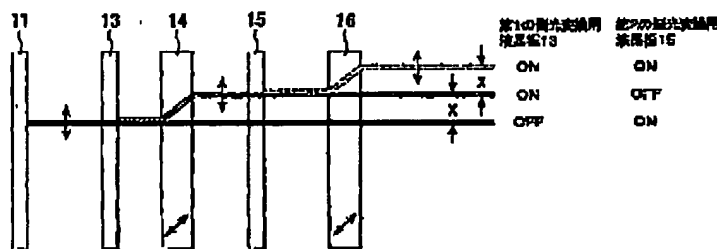
【図11】本発明の第4の実施の形態における映像シフト手段を示すブロック構成図である。

【図12】第4の実施の形態における欠陥画素の影響を表す観察画面例を示す図である。

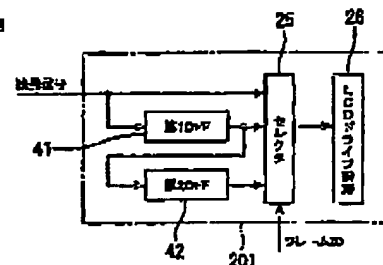
【符号の説明】

- 11 液晶パネル(LCD)
- 12 バックライト
- 13 第1の偏光変換用液晶板
- 14 第1の複屈折板
- 15 第2の偏光変換用液晶板
- 16 第2の複屈折板
- 21 同期分離回路
- 22 フレーム識別回路
- 23、51 第1のラインメモリ
- 24、52 第2のラインメモリ
- 25 セレクタ
- 26 LCDドライ回路
- 27 光軸シフト制御手段
- 41、53、62 第1のDFF
- 42、54、63 第2のDFF
- 55 第3のDFF
- 61 ラインメモリ
- 101、201、301、401 映像シフト手段
- 102 光学ブロック

【図3】

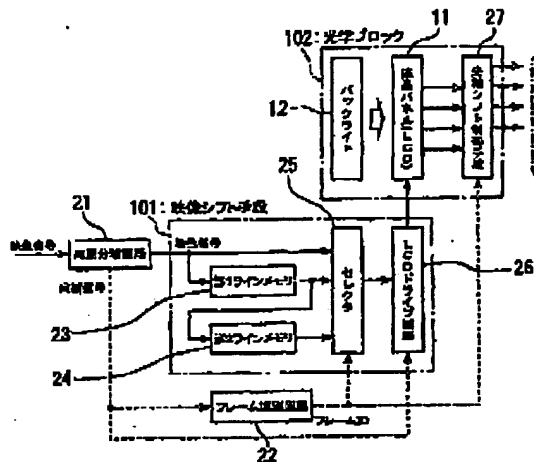


【図7】

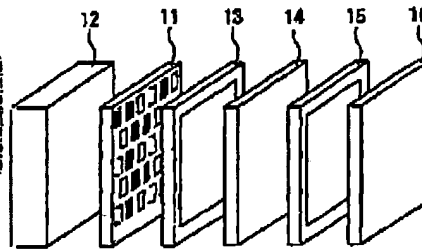


(6) 002-333605 (P2002-333605A)

【図1】



【図2】



- 11: LCD
 12: バックライト
 13: 第1の偏光板
 14: 第1の液晶板
 15: 第2の偏光板
 16: 第2の液晶板

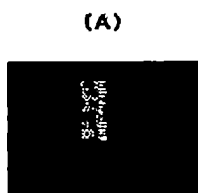
【図4】

	フレーム10		
	1	2	3
映像入力	映像分割回路21からの映像信号	第1ラインメモリ23からの映像信号	第2ラインメモリ24からの映像信号
映像信号処理部	映像信号処理部23	映像信号処理部23	映像信号処理部24
映像信号処理部	映像信号処理部25	映像信号処理部25	映像信号処理部26

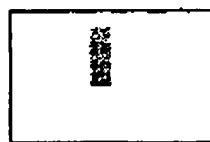
【図5】



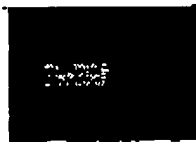
【図6】



(B)



(A)

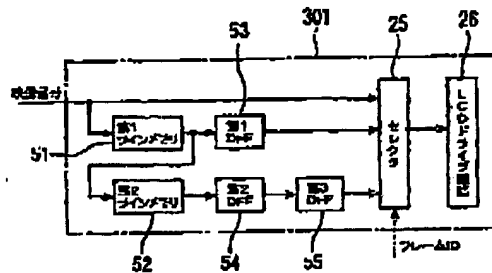


(B)

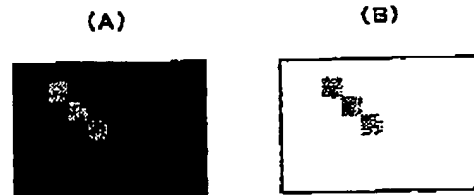


(7) 002-333605 (P2002-333605A)

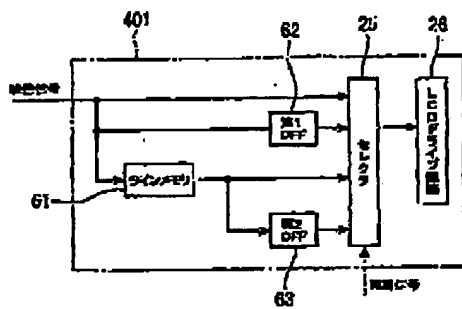
【図9】



【図10】



【図11】



【図12】



フロントページの続き

(5) Int. Cl. 7

識別記号

FI

(参考)

G09G 3/36

G09G 3/36

5G435

H04N 5/66

H04N 5/66

102B

Fターム(参考) 2H088 EA20 FA14 HA06 HA10 MA20
 2H093 NA79 NC90 ND16 NE10
 5C006 AF44 AF46 BB15 BF05 BF24
 EA01 EBO4 FA20 FA21
 5C058 AA06 BA32 BB21 BB25
 5C080 AA10 BB05 DD28 FF11 JJ01
 JJ02 JJ06
 5G435 AA01 AA17 BB12 BB15 CC09
 FF02